

パワエレ制御に必要なFPGAロジックを
IPコアとして提供

FPGAロジック開発を
簡素化します。

IP対応FPGAボードを活用した

特注機能も
受託開発します。

必要な製品構成例

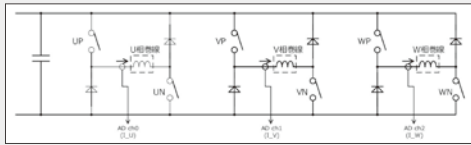
PE-Expert4

- ▶ DSP ボード
- ▶ IP 対応 FPGA6/24 ボードまたは IO 拡張 FPGA ボード
- ▶ 専用ラック
- ▶ 統合開発環境 PE-ViewX, 専用関数ライブラリ
- ▶ IP コア (標準品提供または受託開発品)

FPGA 開発環境

- ▶ Vivado Design Suite ※Xilinx 社製
- ▶ HW-USB-II-G (プラットフォームケーブル) ※Xilinx 社製

提供可能なIPコア ※ご要望に合わせて仕様変更いたします

| | IPコア 種類 | 仕様・備考 |
|-------|--|--|
| 変換器制御 | PWM 制御 | 三角波比較方式 / 鋸波比較方式 |
| | マルチレベル PWM 制御 | 位相シフトキャリア比較変調方式 2 ~ 13 レベル |
| | MMC 制御 (Modular Multilevel Converter) | チョッパーセル方式 H-Bridge セル方式《8セル/leg、三相(最大144PWM) まで対応可能》 |
| | 位相シフト制御 | 用途例: 双方向絶縁型 DCDC コンバータ / 双方向ワイヤレス給電システム |
| | ヒステリシス制御 | 2 レベルヒステリシス制御 |
| モータ制御 | SRM 制御 | 主回路構成例: 下記参照  |
| | 6 相モータ制御 | 対応回路構成: 3 相インバータ × 2 式 |
| | 位置検出 | アブソリュートエンコーダ対応 |
| | | 対応可能なメーカー、製品はご相談下さい |

IPコアとは

半導体分野では、CPUや画像処理回路、メモリなど LSIを構成する機能ブロックを設計資産ととらえて
”IP (Intellectual Property) コア” あるいは、単純に ”IP” と呼ぶ。

参考: 電子情報通信学会知識ベース知識の森 10 群 3 編システムオンチップ技術